

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07169649 A**

(43) Date of publication of application: **04.07.95**

(51) Int. Cl.

H01G 4/35

(21) Application number: **05316577**

(22) Date of filing: **16.12.93**

(71) Applicant: **TDK CORP**

(72) Inventor: **FUJISHIRO YOSHIKAZU
ISHIGAKI TAKAYA
HARADA HIROSHI**

(54) MULTILAYER THROUGH-TYPE CAPACITOR ARRAY

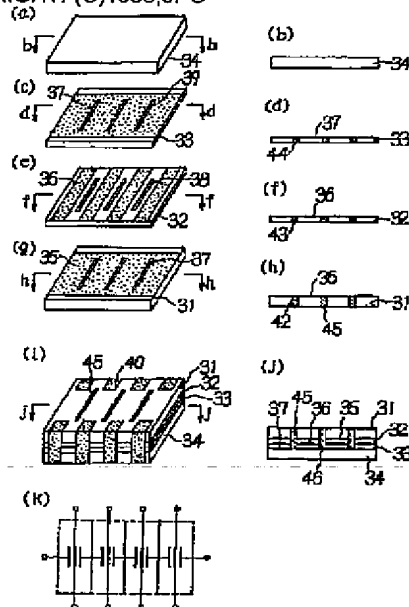
(57) Abstract:

PURPOSE: To reduce a crosstalk due to capacity coupling between multilayer through-type capacitor elements by forming a shielding electrode between the multilayer through-type capacitor elements which constitute a multilayer through-type capacitor array and by connecting external conductors of the multilayer through-type capacitor elements to the shielding electrodes.

CONSTITUTION: Between four internal electrodes 36... of a second dielectric sheet 32, three through holes 38 which extend along the internal electrodes 36 are formed. At three places in a first dielectric sheet 31 which correspond to the places where the through holes 38 are formed, three through holes 37... are formed. Then, at three places in a third dielectric sheet 33 which correspond to the places where the through holes 38 are formed, three through holes 39... are formed. The through holes 37, 38, and 39 are filled with conductors 42, 43, and 44 and then an internal electrode 35 and the conductor 42 are electrically connected and an internal electrode 37 and the conductor 44 are electrically

connected.

COPYRIGHT: (C)1995,JPO



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-169649

(43)公開日 平成7年(1995)7月4日

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 G 4/35

9174-5E

H 0 1 G 4/ 42

3 3 1

審査請求 未請求 請求項の数4 O L (全 8 頁)

(21)出願番号 特願平5-316577

(22)出願日 平成5年(1993)12月16日

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋一丁目13番1号

(72)発明者 藤城 義和

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

(72)発明者 石垣 高哉

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

(72)発明者 原田 拓

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

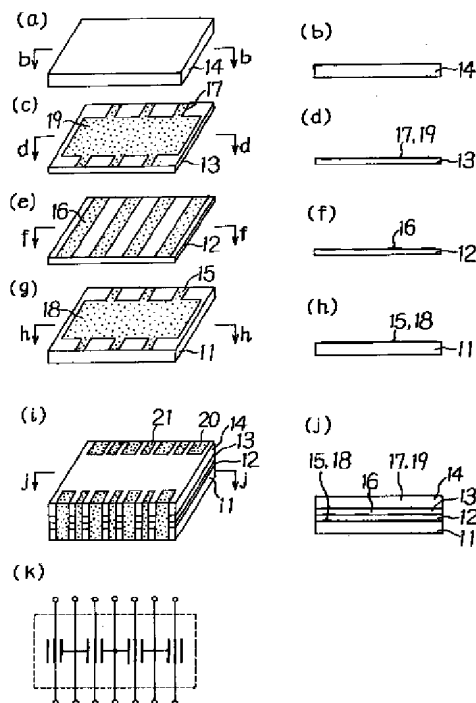
(74)代理人 弁理士 南條 眞一郎

(54)【発明の名称】 積層貫通型コンデンサレイ

(57)【要約】

【目的】 積層貫通型コンデンサレイにおける各貫通型コンデンサ素子間の容量結合性のクロストークを減少させる。

【構成】 積層貫通型コンデンサレイを構成する各電極間の誘電体シートに導電体が充填されたスルーホールを形成し、スルーホールに充填された導電体を電氣的に接続することにより貫通型コンデンサ素子間の静電遮蔽を行う。電氣的接続は貫通型コンデンサ素子の外部あるいは内部に形成した導電層によって行う。



【特許請求の範囲】

【請求項1】 1つの面の全面に亘って単一の第1の内部電極が形成された第1の誘電体シート上に1つの面に複数の第2の内部電極が並行して形成された第2の誘電体シートが積層され、前記第2の誘電体シート上に1つの面の全面に亘って単一の第3の内部電極が形成された第3の誘電体シートが積層されてなり、前記第2の内部電極を中心導体とし前記第1の内部電極及び前記第3の内部電極を外側導体とする複数の貫通型コンデンサから構成された積層貫通型コンデンサアレイであって、前記第2の誘電体シートの前記複数の第2の内部電極の間には該第2の内部電極に沿って延在する複数の第2のスルーホールが形成され、前記第1の誘電体シートの前記第2のスルーホールが形成される位置に対応する位置に複数の第1のスルーホールが形成され、前記第3の誘電体シートの前記第2のスルーホールが形成される位置に対応する位置に複数の第3のスルーホールが形成され、前記第1、第2及び第3のスルーホールには各々第1、第2及び第3の導電体が充填され、前記第1の内部電極と前記第1の導電体が電氣的に接続され、前記第3の内部電極と前記第3の導電体が電氣的に接続され、前記第1、第2及び第3の導電体が電氣的に接続された積層貫通型コンデンサアレイ。

【請求項2】 前記第1の導電体が接地端子とされた請求項1記載の積層貫通型コンデンサアレイ。

【請求項3】 前記第1の導電体に接地用の端子電極が取り付けられた請求項1記載の積層貫通型コンデンサアレイ。

【請求項4】 前記第1の誘電体シートの下にさらに第4の誘電体シートが積層され前記第1の内部電極あるいは前記第3の内部電極に接地用の端子電極が取り付けられた請求項1記載の積層貫通型コンデンサアレイ。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、1個のセラミックチップ中に少なくとも2以上の積層貫通型コンデンサが形成されたセラミック積層貫通型コンデンサに係るものである。

【0002】

【従来の技術】 各種電子装置の普及が進む中で、これらの装置の小型軽量化が急速に進んでいる。特に、カメラ一体型VTR、携帯電話器、ノート型パーソナルコンピュータ、パームトップ型コンピュータ等携帯することを目的とする電子装置においては小型軽量化の速度が著しい。このような電子装置の小型軽量化が進められる中で使用される各種電子部品の小型軽量化が進められると

もに、電子部品を実装する手段も従来のプリント基板に設けられたスルーホールに使用される電子部品のピンを挿入し半田付けするものから、プリント基板上に設けられた導電パターンランドに電子部品を載置・半田付けする表面実装技術(Surface Mounting Technology=SMT)へと変化している。

【0003】 このSMTにおいて用いられる電子部品は表面実装部品(Surface Mounting Device=SMD)と総称され、半導体部品はもちろんのことコンデンサ、抵抗器、インダクタ、フィルタ等があり中でも特に小型の部品であるコンデンサ及び抵抗器はチップ部品と呼ばれている。これらのセラミックチップ部品には回路素子、例えばコンデンサ、抵抗器、インダクタが1個ではなく複数内蔵されたコンデンサアレイ、抵抗アレイと呼ばれる複合部品があり、セラミック積層コンデンサを複数内蔵した積層コンデンサアレイは積層アレイ部品の代表的なものである。

【0004】 図1に従来の積層貫通型コンデンサアレイの構造を説明するために積層貫通型コンデンサ素子を4個組み合わせた4枚の誘電体層からなる積層貫通型コンデンサアレイを示す。この積層貫通型コンデンサアレイは長方形を有する第1の誘電体シート1、第2の誘電体シート2、第3の誘電体シート3及び第4の誘電体シート4がこの順に積層されることにより構成されている。なお、この図において(b)、(d)、(f)及び(h)に示されたのは、(a)、(c)、(e)、(g)の誘電体シートを各々b-b線、d-d線、f-f線及びh-h線で切断した断面図である。

【0005】 第1の誘電体シート1上には長方形の長辺方向に延在し、両短辺のみに接する導電性の材料からなる1個の内部電極5が(g)及び(h)に示すように形成され、第2の誘電体シート2上には長方形の短辺方向に延在し、両長辺のみに接する導電性の材料からなる4個の内部電極6・・・が(e)及び(f)に示すように形成され、第3の誘電体シート3上には第1の誘電体シート1上に形成された内部電極6と同様に長方形の長辺方向に延在し、両短辺のみに接する導電性の材料からなる1個の内部電極7が形成され、このように積層された誘電体シート3の上側の面の上に内部電極が形成されていない(a)及び(b)に示す誘電体シート4が積層されている。

【0006】 (i)にこのように構成された積層貫通型コンデンサアレイの外観形状を、(j)にj-j線で切断した断面を示す。内部電極6・・・には積層貫通型コンデンサアレイを構成する各積層貫通型コンデンサを外部のプリント回路パターンと接続するために印刷等の手段により取り付け面である上下面の一部に延長された4個の端子電極8・・・が取り付けられており、内部電極5及び7には積層貫通型コンデンサアレイを構成する各積層貫通型コンデンサを外部のプリント回路パターンと

接続するために印刷等の手段により取り付け面である上下面の一部に延長された2個の端子電極9が取り付けられている。(k)にこの積層貫通型コンデンサアレイの電気的な接続図を示す。

【0007】このような構成を有する積層貫通型コンデンサアレイには各々の内部導体6・・・を中心導体とし、この内部導体6・・・を挟む内部導体5及び7を外側導体とする4個の積層貫通型コンデンサが構成されている。貫通型コンデンサは外側導体を接地して使用されるが、これらの積層貫通型コンデンサアレイは共通する外側導体である内部導体5及び7を端子電極9によって接地している。この共通する外側導体5及び7はインピーダンス成分を有しており、これらのインピーダンス成分が4個の貫通型コンデンサの共通インピーダンスとなるため、これらのインピーダンス成分を介してクロストークが発生する。

【0008】また、このような構成を有する積層貫通型コンデンサアレイにおいて、内側に配置された内部導体を中心導体とする積層貫通型コンデンサの外側導体部から端子電極までの距離は、外側に配置された内部導体を中心導体とする積層貫通型コンデンサの外側導体部から端子電極までの距離よりも長い。そのため、内側に配置された内部導体を中心導体とする積層貫通型コンデンサの外側導体が有するインダクタンス成分と外側に配置された内部導体を中心導体とする積層貫通型コンデンサの外側導体が有するインダクタンス成分とが相違してしまい、本来均一であるべきコンデンサアレイの電気的特性が不均一になる。

【0009】さらに、積層貫通型コンデンサアレイを構成する積層貫通型コンデンサ素子相互の間隔は小さく、積層貫通型コンデンサ素子同士が誘電体を介して隣接しているばかりでなく、隣接する積層貫通型コンデンサ素子の中心導体の周囲が外側導体によって完全には覆われていないため、隣接する積層貫通型コンデンサ素子の間で容量性の結合が生じることがある。この容量性の結合は回路の使用周波数が低い場合にはそれほど重大な結果をもたらさないが、携帯用電話器のように使用周波数が数100MHzを越えるような回路においては隣接する積層貫通型コンデンサを通る信号間にクロストークが発生し、信号対雑音比の低下あるいは最悪の場合は搭載機器の誤動作という重大な障害を引き起こすことがある。

【0010】図2に示したのは図1に示した積層貫通型コンデンサアレイが有する、共通インピーダンスによる問題点と電気的特性が不均一になるという問題点を有しない積層貫通型コンデンサアレイの従来例である。図1に示した積層貫通型コンデンサアレイの各積層貫通型コンデンサの外側導体の端子電極が共通となっているのに対し、図3に示した積層貫通型コンデンサアレイの各積層貫通型コンデンサの外側導体の端子電極は各々に設けられている。この積層貫通型コンデンサアレイも図1のもの

と同様に長方形形状を有する第1の誘電体シート11、第2の誘電体シート12、第3の誘電体シート13及び第4の誘電体シート14がこの順に積層されることにより構成されている。なお、この図において(b)、(d)、(f)及び(h)に示されたのは、(a)、(c)、(e)、(g)の誘電体シートを各々b-b線、d-d線、f-f線及びh-h線で切断した断面図である。

【0011】第1の誘電体シート11上には長方形の短辺方向に延在し、両方の長辺のみに接する導電性の材料からなる3個の内部端子電極15・・・及び長方形の短辺方向に延在し長方形の何れの辺にも接しないで内部電極15・・・と一体に形成された内部電極18が(g)及び(h)に示すように形成され、第2の誘電体シート12上には内部電極15・・・に対応しない位置に長方形の短辺方向に延在し、両長辺のみに接する導電性の材料からなる4個の内部電極16・・・が(e)及び(f)に示すように形成され、第3の誘電体シート13上には長方形の短辺方向に延在し、両方の長辺のみに接する導電性の材料からなる3個の内部端子電極17・・・及び長方形の短辺方向に延在し長方形の何れの辺にも接しないで内部電極17・・・と一体に形成された内部電極19が

(c)及び(d)に示すように形成され、このように積層された誘電体シート13の上側の面の上に内部電極が形成されていない(a)及び(b)に示した誘電体シート14が積層されている。

【0012】(i)にこのように構成された積層貫通型コンデンサアレイの外観形状を、(j)にj-j線で切断した断面を示す。内部端子電極15・・・及び内部端子電極17・・・には、積層貫通型コンデンサアレイを構成する各積層貫通型コンデンサを外部のプリント回路パターンと接続するために印刷等の手段により取り付け面である上下面の一部に延長された3個の端子電極21・・・が取り付けられており、内部電極16・・・には、積層貫通型コンデンサアレイを構成する各積層貫通型コンデンサを外部のプリント回路パターンと接続するために印刷等の手段により取り付け面である上下面の一部に延長された4個の端子電極20・・・が取り付けられている。

【0013】この積層貫通型コンデンサアレイを構成する各積層貫通型コンデンサアレイも内部電極16が中心導体となり、内部電極18及び19が内部電極16を挟む外側導体となり、これらの内部電極16と内部電極18及び19により積層貫通型コンデンサが構成されている。この積層貫通型コンデンサアレイは中心導体である内部電極16・・・の間に対応して各々内部端子電極15・・・及び17・・・が形成されており、これらの内部端子電極15・・・及び17・・・が接地されるため、外部導体18及び19が一体のものであっても、外側導体のインピーダンス成分が共通インピーダンスを形成せず、こ

これらのインピーダンス成分を介してのクロストークの発生がない。また、この積層貫通型コンデンサアレイを構成している各コンデンサの外側導体と内部端子電極との距離はどのコンデンサの場合も等しい。したがって、この積層貫通型コンデンサにおいては、内側に配置された内部導体を中心導体とする積層貫通型コンデンサの外側導体が有するインダクタンス成分と外側に配置された内部導体を中心導体とする積層貫通型コンデンサの外側導体が有するインダクタンス成分が等しくなり、コンデンサアレイを構成する各コンデンサの特性が不均一になるという問題は生じない。

【0014】しかし、中心電極に接続された4個の端子電極20・・・の間に外側電極に接続された3個の端子電極21・・・が設けられているため、端子電極の構造が複雑であり積層貫通型コンデンサアレイの小型化が困難であるとともに、端子電極間の間隔が狭くなるため製造及び実装の際の困難性が大きい。また、内部に形成された積層貫通型コンデンサ素子相互の間隔が小さいため、積層貫通型コンデンサ素子同士が誘電体を介して隣接しており、隣接する積層貫通型コンデンサ素子の中心導体の周囲が外側導体によって完全に覆われていないために隣接する積層貫通型コンデンサ素子の間で容量性の結合によるクロストーク、信号対雑音比の低下あるいは最悪の場合は搭載機器の誤動作という重大な障害については、依然として問題が解決されていない。(k)にこの積層貫通型コンデンサアレイの電気的な接続図を示す。

【0015】

【発明の概要】本発明はこのような状況に対処するためになされたものであり、単純な端子電極構成でありながら、各積層貫通型コンデンサ素子間の容量結合性のクロストークを減少させた積層貫通型コンデンサを得ることを目的としている。そのために、本願発明においては、積層貫通型コンデンサアレイを構成する各積層貫通型コンデンサ素子の間に遮蔽電極を形成し、この遮蔽電極に積層貫通型コンデンサの外側導体を接続している。このように構成することにより、単純な端子電極構成によっても積層貫通型コンデンサアレイを構成する各積層貫通型コンデンサ素子の間が静電遮蔽され、容量性の結合が減少し、隣接する積層貫通型コンデンサを通る信号間のクロストークが減少する。

【0016】

【実施例】本願発明の実施例を説明する。図3に図1に示した従来の積層貫通型コンデンサアレイと同様に積層貫通型コンデンサを4個組み合わせた4層の誘電体からなる本発明に係る積層貫通型コンデンサアレイの実施例を示す。この積層貫通型コンデンサアレイは長方形状を有する第1の誘電体シート31、第2の誘電体シート32、第3の誘電体シート33及び第4の誘電体シート34がこの順に積層されることにより構成されている。なお、この図において(b)、(d)、(f)及び(h)

に示されたのは、(a)、(c)、(e)、(g)の誘電体シートを各々b-b線、d-d線、f-f線及びh-h線で切断した断面図である。

【0017】(g)に示すように、第1の誘電体シート31上には長方形の長辺方向に延在し、両短辺のみに接する導電性の材料からなる1個の内部電極35が形成され、この内部電極35を4分割する位置に第1の誘電体シート31を貫通する3個のスルーホール37・・・が形成されている。(h)に示すように、これらのスルーホール37・・・には導電体42が充填されており、第1の誘電体シート31の内部電極35が形成されていない面に露出した導電体42に導電層45が形成されている。なお、この導電層45は必ずしも必要ではない。

【0018】(e)に示すように、第2の誘電体シート32上には長方形の短辺方向に延在し、両長辺のみに接する導電性の材料からなる4個の内部電極36・・・が形成され、これらの内部電極36・・・の間で第1の誘電体シート31を貫通する3個のスルーホール37・・・が形成されている位置に対応する位置に、第2の誘電体シート32を貫通する3個のスルーホール38・・・が形成されている。(f)に示すように、これらのスルーホール38・・・には導電体43が充填されている。

【0019】(c)に示すように、第3の誘電体シート33上には第1の誘電体シート31上に形成された内部電極35と同様に長方形の長辺方向に延在し、両短辺のみに接する導電性の材料からなる1個の内部電極37が形成され、この内部電極37を4分割する位置に第3の誘電体シート33を貫通する3個のスルーホール39・・・が形成されている。積層された誘電体シート33の上側の面の上に内部電極が形成されていない(a)及び(b)に示した誘電体シート34が積層されている。

【0020】(i)にこのように構成された積層貫通型コンデンサアレイを倒置して下側から見た外観形状を、(j)にj-j線で切断した断面を示す。内部電極36・・・には積層貫通型コンデンサアレイを構成する各積層貫通型コンデンサを外部のプリント回路パターンと接続するために印刷等の手段により取り付け面である上下面の一部に延長された4個の端子電極40・・・が取り付けられている。これらの端子電極40・・・は取り付け面である上下面の一部に延長されているが、この延長部分は必ずしも必要なものではない。また、内部電極35及び37はスルーホール37・・・、38・・・及び39・・・に充填された導電体42・・・、43・・・及び44・・・が一体になって構成する導電体46・・・に電気的に接続され、さらに導電体46・・・に形成された導電層45・・・に電気的に接続されている。

【0021】このように形成された導電体46・・・は積層貫通型コンデンサアレイを構成する積層貫通型コンデンサの間に配置されている、したがってこの導電体が接続された導電層45を接地することにより各積層貫通型

コンデンサ間の静電遮蔽が行われ、この静電遮蔽により従来の積層貫通型コンデンサアレイにおいて問題であったクロストークが防止される。(k)にこの積層貫通型コンデンサアレイの電氣的な接続図を示す。

【0022】この積層貫通型コンデンサアレイは図1に示した従来例の積層貫通型コンデンサと異なり、4個の積層貫通型コンデンサの外側導体を構成する内部電極35及び37は導電体46を介して接地されている。そのため、これらの積層貫通型コンデンサアレイでは外側導体による共通インピーダンスの影響すなわちクロストークが発生することがない。

【0023】また、積層貫通型コンデンサアレイは図1に示した従来例の積層貫通型コンデンサと異なり内側に配置された積層貫通型コンデンサの外側導体から接地端子までの長さとして外側に配置された積層貫通型コンデンサの外側導体から接地端子までの長さが等しい。そのため、各積層貫通型コンデンサの電氣的特性を等しくなる。

【0024】さらに、この積層貫通型コンデンサアレイは図2に記載された従来例の積層貫通型コンデンサと異なり外側導体を接続するための端子電極が内側導体を接続するための端子電極と異なる場所に配置されている。そのため、積層貫通型コンデンサアレイの小型化を図ることができる。とともに、実装時における困難性が軽減される。

【0025】図4～図9にさらに改良された実施例を示す。これらの図において(a)に示されたのは実施例の積層貫通型コンデンサアレイの外観形状であり、(b)に示されたのはb-b線で切断した断面であるが、説明が繁雑にならないように、図3に示された実施例と共通する部分については説明及び符号を付していない。図4に示した実施例の積層貫通型コンデンサアレイは説明の便のため図3に示された実施例の積層貫通型コンデンサアレイと同様に、倒置して下側から見た外観形状及び断面を示してある。この実施例の積層貫通型コンデンサアレイは図4に示された積層貫通型コンデンサアレイの導電体46・・・を端子電極47によって接続したものであり、このように構成することにより実装時に半田付けを確実に行うことができる。

【0026】図5に示した実施例の積層貫通型コンデンサアレイは図4に示された積層貫通型コンデンサアレイの第4の誘電体シート49にもスルーホールを形成しこのスルーホールに導電体を充填することによって導電体48を形成したものである。このように構成することにより、遮蔽効果がより確実になる。

【0027】図6に示した実施例の積層貫通型コンデンサアレイは図5に示された積層貫通型コンデンサアレイの端子電極47に加えて反対側の面にさらにもう1つの端子電極50を形成したものである。このように構成することにより、遮蔽効果がさらに確実になる。

【0028】図7に示した実施例の積層貫通型コンデンサアレイは図3に示された積層貫通型コンデンサアレイの第4の誘電体シート49にもスルーホールを形成しこのスルーホールに導電体を充填することによって導電体48を形成したものである。このように構成することにより、遮蔽効果がより確実になる。

【0029】図8に示した実施例の積層貫通型コンデンサアレイは図4に示された導電体46を有する積層貫通型コンデンサアレイに図1に示された従来例の積層貫通型コンデンサアレイの端子電極9と同様の端子電極を形成し、この端子電極と図4に示された実施例の積層貫通型コンデンサアレイの端子電極47を一体にした構造の端子電極51を形成したものである。このように構成された積層貫通型コンデンサアレイは、実装時に積層貫通型コンデンサアレイの表裏について考慮する必要がない。

【0030】図9に示した実施例の積層貫通型コンデンサアレイは図5に示された導電体48を有する積層貫通型コンデンサアレイに図1に示された従来例の積層貫通型コンデンサアレイの端子電極9と同様の端子電極を形成し、この端子電極と図5に示された実施例の積層貫通型コンデンサアレイの端子電極47を一体にした構造の端子電極51を形成したものである。このように構成された積層貫通型コンデンサアレイは、実装時に積層貫通型コンデンサアレイの表裏について考慮する必要がない。

【0031】以上図3～図9によって説明した実施例の中で図3～図7に示された実施例の積層貫通型コンデンサにおいて、内側に形成された積層貫通型コンデンサの内部導体は外部導体及び導電体によって完全に包囲されているが、外側に形成された積層貫通型コンデンサの内部導体は完全には包囲されていない。これに対して、図8及び図9に示された実施例の積層貫通型コンデンサにおいて、外側に形成された積層貫通型コンデンサの内部導体は外部導体、導電体及び接続電極によって完全に包囲されている。このように構成することによって、各積層貫通型コンデンサの電氣的特性の均一化及びより完全な積層貫通型コンデンサのアレイを実現することができる。

【0032】図10～図12に外側に形成された積層貫通型コンデンサの内部導体が外部導体、導電体及び接続電極によって完全に包囲されている積層貫通型コンデンサのアレイの構成例を示す。これらの図においても

(a)に示されたのは実施例の積層貫通型コンデンサアレイの外観形状であり、(b)に示されたのはb-b線で切断した断面であるが、説明が繁雑にならないように、図3に示された実施例と共通する部分については説明及び符号を付していない。図10に示した実施例の積層貫通型コンデンサアレイは図7に示された積層貫通型コンデンサアレイに図1に示された従来例の積層貫通型

コンデンサの端子電極9と同様な端子電極52を形成したものである。

【0033】図11に示した構成例の積層貫通型コンデンサアレイは図10に示された積層貫通型コンデンサアレイの導電体48を小型の導電体53としたものである。

【0034】図12に示した構成例の積層貫通型コンデンサアレイは図7に示された積層貫通型コンデンサアレイにさらに2層の誘電体シート54及び57を形成したものである。

【0035】以上説明した実施例においては誘電体シートが長方形形状をなしているが、誘電体シートの形状は他のどのような形状であっても本発明を実施することが可能な形状であってもよいことは無論のことである。また、複数の内部電極が接する位置は長方形の長辺以外であっても本発明を実施することが可能な位置でもよいし、単一の内部電極が接する位置は長方形の短辺以外であっても本発明を実施することが可能な位置でもよいことは無論のことである。

【0036】

【発明の効果】以上の説明から明らかなように、本発明の構成により、スルーホールに充填された導電体の静電遮蔽によるクロストーク減少、各積層貫通型コンデンサの電気的特性の均一化、積層貫通型コンデンサアレイの小型化、実装時における困難性の軽減を実現することができる。

【図面の簡単な説明】

【図1】従来の積層貫通型コンデンサアレイの内部構成図、全体構成図及び断面図。

【図2】従来の他の積層貫通型コンデンサアレイの内部

構成図、全体構成図及び断面図。

【図3】本願発明第1の実施例の積層貫通型コンデンサアレイの内部構成図、全体構成図及び断面図。

【図4】本願発明第2の実施例の積層貫通型コンデンサアレイの全体構成図及び断面図。

【図5】本願発明第3の実施例の積層貫通型コンデンサアレイの全体構成図及び断面図。

【図6】本願発明第4の実施例の積層貫通型コンデンサアレイの全体構成図及び断面図。

【図7】本願発明第5の実施例の積層貫通型コンデンサアレイの全体構成図及び断面図。

【図8】本願発明第6の実施例の積層貫通型コンデンサアレイの全体構成図及び断面図。

【図9】本願発明第7の実施例の積層貫通型コンデンサアレイの全体構成図及び断面図。

【図10】本願発明第8の実施例の積層貫通型コンデンサアレイの全体構成図及び断面図。

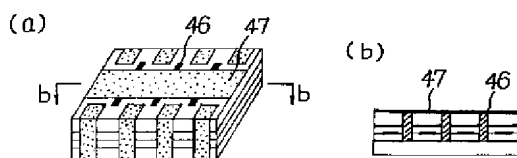
【図11】本願発明に関連する第1の構成例の積層貫通型コンデンサアレイの全体構成図及び断面図。

【図12】本願発明に関連する第2の構成例の積層貫通型コンデンサアレイの全体構成図及び断面図。

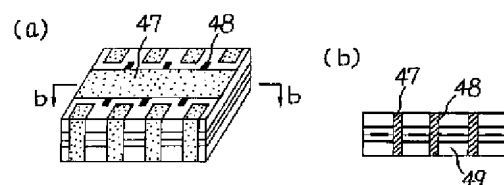
【符号の説明】

1, 2, 3, 4, 21, 22, 23, 24, 31, 32, 33, 34, 49, 54, 57 誘電体シート
5, 6, 7, 15, 16, 17, 18, 19, 35, 36, 37 内部電極
8, 9, 20, 21, 40, 47, 50, 51, 52 端子電極
37, 38, 39 スルーホール
42, 43, 44, 45, 46, 48 導電体

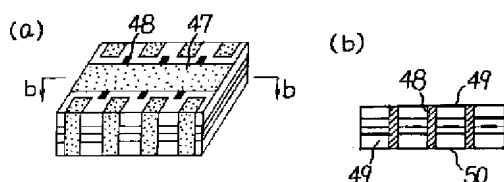
【図4】



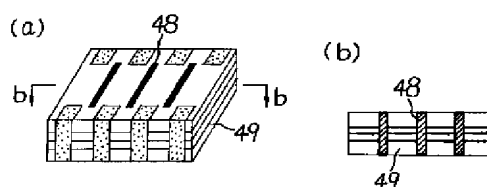
【図5】



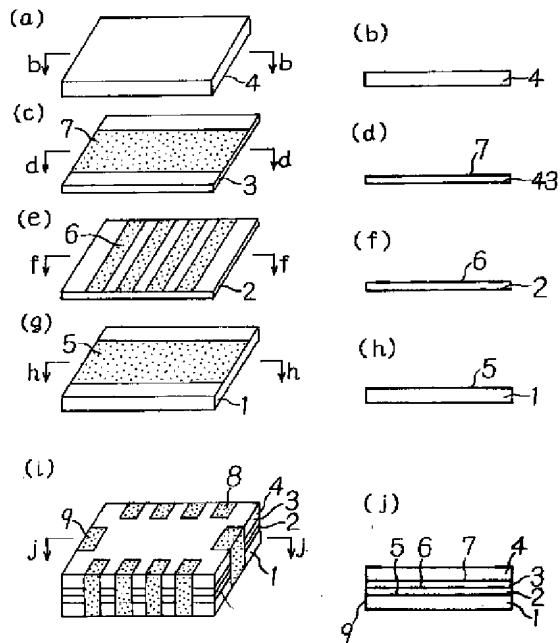
【図6】



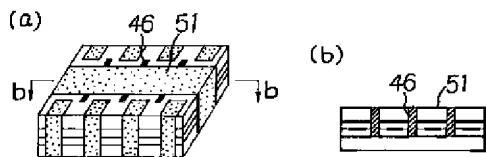
【図7】



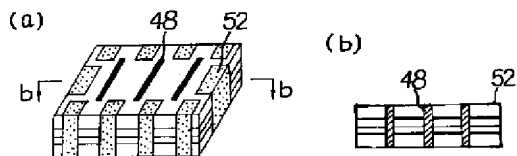
【図1】



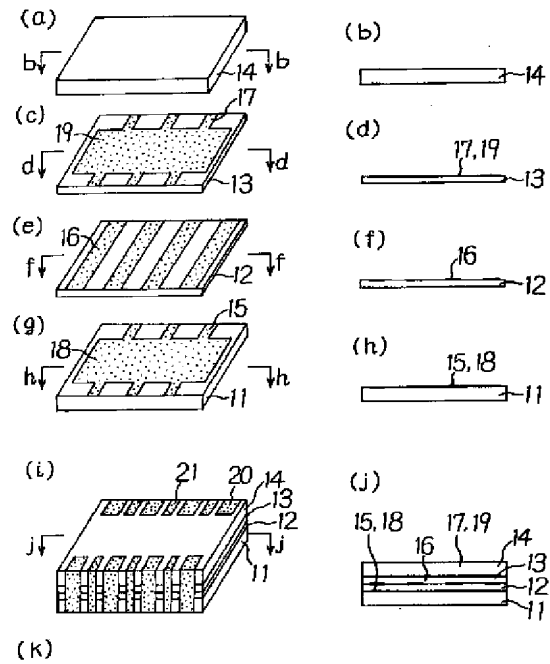
【図8】



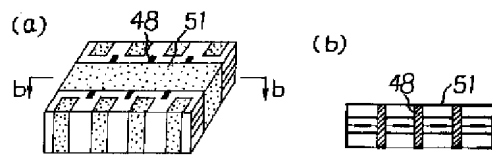
【図10】



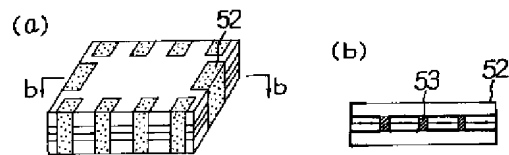
【図2】



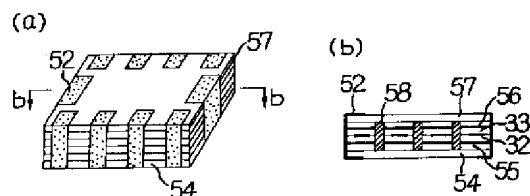
【図9】



【図11】



【図12】



【図 3】

